

文章编号:1007-2780(2018)12-0996-06

一种新型 a-IGZO TFT 集成栅极驱动电路设计

徐宏霞^{1,2}, 邹忠飞², 董承远^{1*}

(1.上海交通大学, 上海 200240; 2.昆山龙腾光电有限公司, 江苏 昆山 215301)

摘要:在传统集成栅驱动电路中采用非晶 InGaZnO 薄膜晶体管(a-IGZO TFT)后会造成信赖性的降低,经过分析确定原因为驱动 TFT 阈值电压漂移。本文提出了一种改进的集成栅驱动电路,通过对驱动 TFT 栅节点电压的稳定控制,获得了较大的驱动 TFT 阈值电压漂移冗余度(从原来的不到 ± 3 V 扩大到 ± 9 V),克服了 a-IGZO TFT 阈值电压漂移所造成的电路失效,稳定了集成栅驱动电路并延长了液晶显示器面板的寿命。

关键词:非晶铟镓锌氧(a-IGZO);薄膜晶体管(TFT);集成栅极驱动(GIA)

中图分类号:TP394.1;TH691.9 **文献标识码:**A **doi:**10.3788/YJYXS20183312.0996

Novel integrated gate driver design based on a-IGZO TFTs

XU Hong-xia^{1,2}, ZOU Zong-fei², DONG Cheng-yuan^{1*}

(1. Shanghai Jiao Tong University, Shanghai 200240, China;

2. InfoVision Optoelectronics (Kunshan) Co., Ltd, Kunshan 215301, China)

Abstract: Reliability of conventional integrated gate driver decreased with amorphous InGaZnO thin film transistors (a-IGZO TFTs) employed, which is assumed to result from the threshold voltage shift. Accordingly, An improved integrated gate circuit was proposed, which exhibited larger redundancy for the threshold voltage shift by controlling the Q-point voltage stability of driver TFTs. It prevented the circuit failure due to threshold voltage shift (V_{th} shift margin enlarged from less than ± 3 V to ± 9 V), made integrated gate driver more stable, and led to longer life of liquid crystal display panels.

Key words: amorphous InGaZnO (a-IGZO), thin film transistor (TFT), gate driver in array (GIA)

1 引言

在薄膜晶体管-液晶显示器(TFT-LCD)产业中,集成栅极驱动电路(GIA, gate driver in array)具有可以实现窄边框、减少外围 IC 数量及其连线、降低模组成本、增强可靠性、提高分辨率等优点^[1]。传统的 GIA 一般都基于非晶硅(a-Si)

TFT,但因为其迁移率较低($<1 \text{ cm}^2/(\text{V} \cdot \text{s})$),无法满足高性能显示的需求。

近年来,以非晶铟镓锌氧化物(a-IGZO)为代表的非晶氧化物半导体因具有高载流子迁移率、可低温制备、可大面积沉积、均匀性佳、透明性好等特点,而得到了平板显示产业界的广泛关注与深入研究^[2-5]。

然而,由于在制作过程中受水氧环境等影响,

收稿日期:2018-06-17;修订日期:2018-08-09.

基金项目:国家自然科学基金(No.61474075)

Supported by National Natural Science Foundation of China(No. 61474075)

* 通信联系人, E-mail:cydong@sjtu.edu.cn

a-IGZO TFT 通常存在稳定性问题^[6-7]。这主要是因为氧化物 TFT 的沟道中存在大量的氧空位,因此导致较大的电子浓度。从而即使在栅-源偏置电压为 0 V 时,氧化物 TFT 中流过的电流也很大。对应地,一般要施加负的栅极-源极电压才能耗尽沟道中的载流子,使得 TFT 处于完全关闭的状态。虽然可以调整工艺形成正阈值电压的 a-IGZO TFT,但是这些方法可能会损害器件的可靠性。当 a-IGZO TFT 被施加了长时间的负栅极偏压,或者处于光照条件下,将可能在沟道中激发产生更多的电子,于是 a-IGZO TFT 的阈值电压更负。针对此问题,有多种方法改进氧化物 TFT 的电学特性,比如进行退火条件^[8-10]、在电路设计上进行补偿^[11-12]、改变 TFT 沟道的长度^[13]、改变镀膜方式^[14-15]等。

本文分析了将 a-IGZO TFT 应用到传统集成栅驱动电路后造成信赖性降低的原因,发现电路失效主要是驱动 TFT 阈值电压漂移。为此,我们提出了一种改进的集成栅驱动电路,可以克服 IGZO TFT 阈值电压漂移带来的电路失效。

2 传统栅极驱动电路的设计

2.1 集成栅极驱动电路单元

测试所用的 a-IGZO TFT 以及栅极驱动电路均在五代线 TFT-LCD 生产线上制备完成。所采用的模拟工具是 Smartspice,利用业界广泛认可的 RPI 模型(Level 35)对 TFT 进行模型萃取。

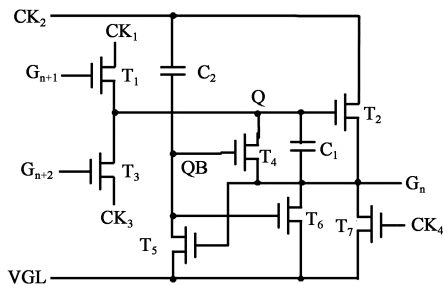


图 1 传统栅极驱动单元电路

Fig.1 Schematic of a conventional gate driver

图 1 是一种针对 FHD (1 080×1 920) TFT-LCD 应用的传统栅极驱动单元电路,本研究中 $T_1 \sim T_7$ 均采用 a-IGZO TFT。电路由 4 部分构成:预充电部分、自举上拉部分、下拉部分和低电

平维持部分^[16]。其中,预充电部分包括 T_1 ; 自举上拉部分包括 T_2 ; 下拉部分为 T_3 和 T_4 ; 低电平维持部分包括 $C_1, C_2, T_5 \sim T_7$ 。低电平维持部分的作用是抑制时钟馈通效应、防止电路的内部节点和输出节点上噪声电荷积累。

当其上一级 G_{n-1} 输出高电平时, T_1 打开,给 Q 节点充入高电平;当 Q 节点电压大于 T_2 的阈值电压时, T_2 打开;在上拉阶段由于电容 C_1 的自举作用,使 T_2 充分打开,达到栅极输出线所需的高电平;当下一级 G_{n+1} 输出为高电平时,下拉单元将输出点的电位拉低;低电平维持阶段当 CK_2 由低变高时,在 C_2 的耦合作用下使 QB 节点噪声电位高于 Q 节点,由于 T_4 和 T_6 的下拉稳定作用使 Q 节点电位稳定在 VGL(栅极低电平)。低电平维持阶段当 CK_2 由高变低时,由于 CK_4 是与 CK_2 反向的时序,在 T_7 的下拉作用下, G_n 电位稳定在 VGL。

2.2 电路失效及仿真分析

将此电路应用在 130 mm(5.5 in) FHD 产品上,在高温高湿、低温动作等信赖性测试时发生了显示异常的失效。图 2 为失效现象,图 2(a)中 LCD 屏幕上“正 OK”标记表示栅线正向扫描时正常显示区域,其他区域异常;图 2(b)中 LCD 屏幕上标记“反 OK”表示栅线反向扫描时正常显示区域,其他区域异常,表现为横纹和无显示等现象。

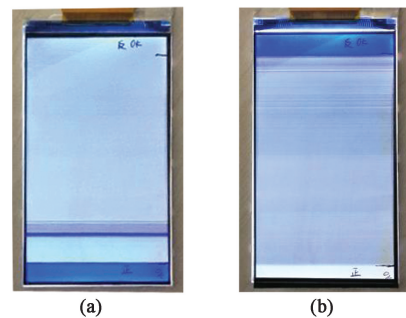


图 2 130 mm(5.5 in) a-IGZO TFT-LCD 失效现象

Fig.2 Failure phenomena of 130 mm (5.5 in) a-IGZO TFT-LCD

经过对实际产品中 GIA 单元内 TFT 特性的量测,发现在信赖性测试后 T_2 发生了最严重的阈值电压漂移。这可能是显示异常发生的主要原因,该推测被 GIA 电路的仿真结果所证明,如图 3 所示。以 T_2 阈值电压漂移 ± 9 V,步进 3 V 为

条件进行仿真计算,可以发现传统 GIA 电路对于 T_2 阈值电压正向或者负向漂移的抵抗能力较差,在 T_2 阈值电压正向或者负向漂移超过 3 V 时即造成 GIA 电路失效。由此证明传统 IGZO GIA 电路阈值电压漂移冗余度不足。

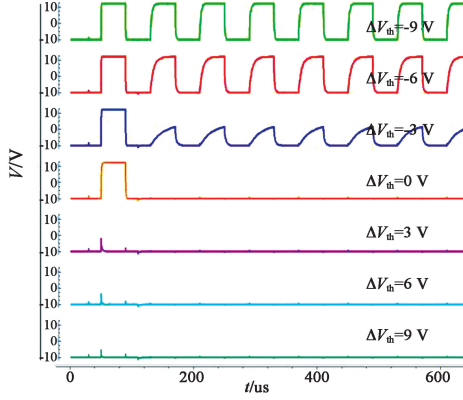


图 3 T_2 阈值电压漂移后栅脉冲信号的仿真结果

Fig.3 Simulated gate pulse after $T_2 V_{th}$ shift

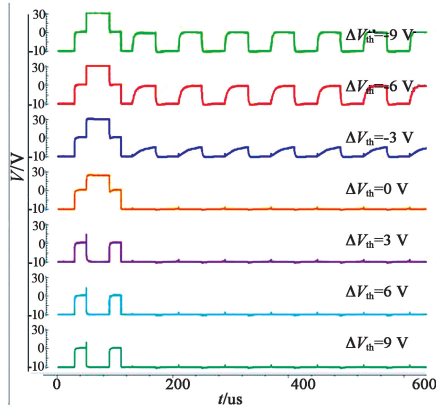


图 4 T_2 阈值电压漂移后 Q 节点的仿真波形

Fig.4 Simulated Q waveform after $T_2 V_{th}$ shift

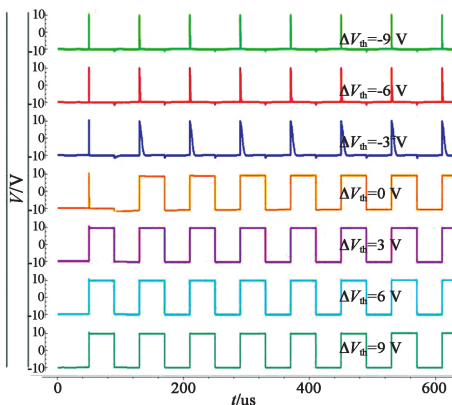


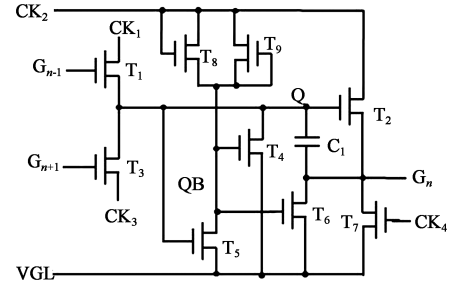
图 5 T_2 阈值电压漂移后 QB 节点的仿真波形

Fig.5 Simulated QB waveform after $T_2 V_{th}$ shift

图 4 和图 5 为 T_2 阈值电压漂移后 Q 及 QB 节点的仿真波形图。GIA 电路在 T_2 阈值电压发生负向漂移后, Q 节点噪声电压增大; T_2 阈值电压负向漂移越多, Q 节点噪声电压越大,造成 T_2 在低电平维持阶段的漏电,从而产生栅线多脉冲。GIA 电路在 T_2 阈值电压发生正向漂移后, Q 节点无法完成自举上拉功能,主要原因是 QB 节点的下拉作用,这点从图 5 的仿真结果中可以看出。

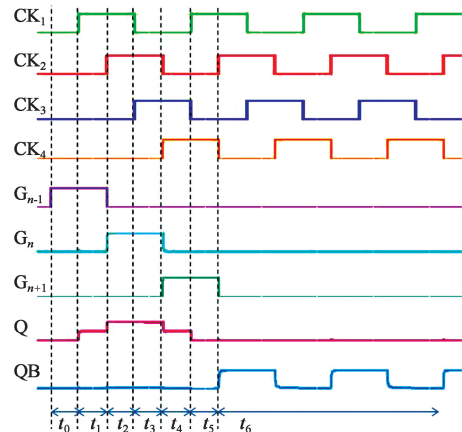
3 新电路的分析和讨论

图 6 展示了本文提出的新的集成栅驱动单元电路,在传统电路的基础上我们增加了 T_8 、 T_9 ,减少了 C_2 ,并改变了 T_4 、 T_5 的连接方式,同时不改变其他 TFT 器件的尺寸。后续的仿真结果证明了该电路通过稳定 Q 及 QB 节点电压达到稳定栅驱动电路的目的。



(a) 电路图

(a) schematic of one-unit circuit



(b) 时序图及仿真波形 (G_n , Q, QB)

(b) timing waveforms and simulated waveforms of G_n , Q, QB

图 6 新的集成栅驱动单元电路

Fig.6 Proposed gate driver circuit

新的栅极驱动电路的工作分为以下几个阶段:

(1) Q 节点放电阶段(t_0)

在 t_0 阶段,CK1 为低电平,Q 节点通过 T_1 被充电到低电平,将电容 C_1 放电。

(2) 预充电阶段(t_1)

在 t_1 阶段,CK₁ 为高电平,Q 节点通过 T_1 被充电到高电平,QB 节点为低电平, T_2 在 CK₂ 变成高电平之前被打开。此时由于 CK₂ 为低电平,输出 G_n 为低电平。

(3) 自举上拉阶段(t_2 和 t_3)

在 t_2 阶段, G_{n-1} 变为低电平, T_1 关闭;CK₂ 变为高电平,QB 节点仍为低电平,Q 节点电压由于自举电容 C_1 的耦合作用被自举到更高的高电平, G_n 通过提前开启的 T_2 被满幅度地上拉到高电平。在 t_3 阶段,各个 TFT 开关状态与 t_2 阶段相同,故 G_n 输出高电平。

(4) 自举下拉阶段(t_4)

在 t_4 阶段, T_3 打开,但由于 CK₃ 为高电平,所以 Q 节点仍为高电平,QB 节点仍为低电平, T_2 仍然打开,而 CK₂ 变为了低电平, G_n 输出低电平。

(5) Q 放电阶段(t_5)

在 t_5 阶段, T_3 打开,CK₃ 变为低电平,Q 节点被拉低,电容 C_1 放电, T_5 关闭。而此时 CK₁ 为高电平, T_4 打开,同时对 Q 节点拉低。

(6) 低电平维持阶段(t_6)

在 t_6 阶段, T_1 和 T_3 均关闭,Q 节点为低电平, T_5 关闭,由于 CK₂ 为高电平,QB 通过 T_8 被拉高, T_4 、 T_6 打开,对 G_n 的低电平阶段进行维持。由于 T_8 和 T_9 的存在,QB 节点在此阶段变成了随着 CK₂ 振荡的电压,避免了高占空比的正电压偏压。在正电压阶段,QB 节点对 G_n 拉低,对 CK₂ 带来的时钟馈通效应进行抵消;在负电压阶段关闭,由 CK₄ 通过 T_7 对 G_n 拉低,从而实现稳定可靠的低电平维持。

通过对该电路进行 T_2 阈值电压漂移后仿真计算,发现栅线波形得到了很好的维持,如图 7 所示。在 T_2 阈值电压正向或者负向漂移达到 9 V 时,也能保持正常的栅线输出。尽管负向漂移时低电平噪声较大,达到了 2.5 V,但是通过多级集成栅驱动的仿真计算,发现此噪声不会影响栅线信号的多级扫描及正反向扫描。

该电路之所以可以获得较大的阈值电压漂移冗余度,是因为在 Q 节点电压进行了稳定控制。如图 8 的 Q 节点仿真波形及图 9 的 QB 节点仿真波形所示,在 T_2 阈值电压漂移的各种情况下,Q 节点及 QB 节点电压波形都没有发生失真。由此

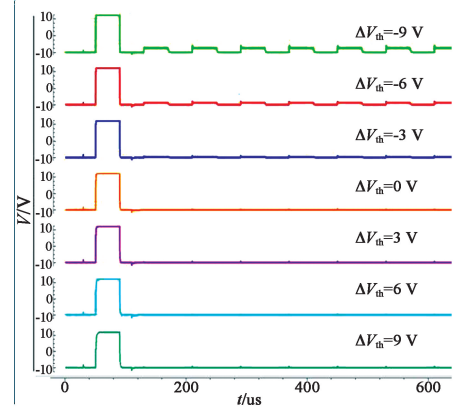


图 7 T_2 阈值电压漂移后栅脉冲信号的仿真结果

Fig.7 Simulated gate pulse after $T_2 V_{th}$ shift

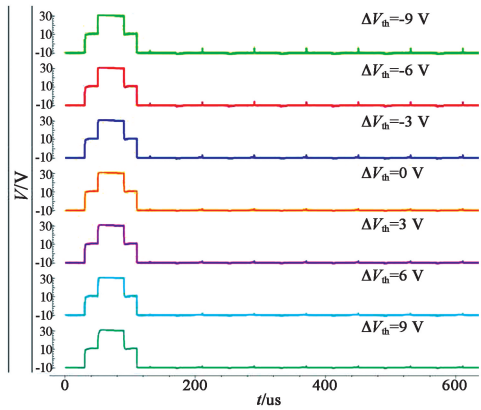


图 8 T_2 阈值电压漂移后 Q 节点仿真波形

Fig.8 Simulated Q waveform after $T_2 V_{th}$ shift

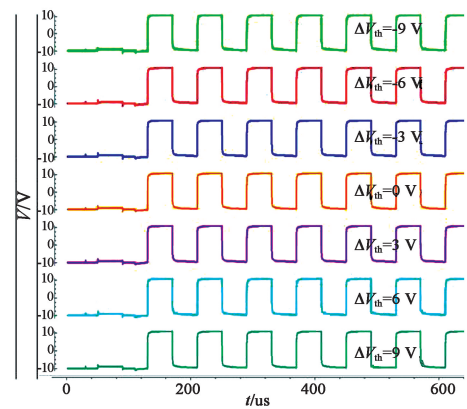


图 9 T_2 阈值电压漂移后 QB 节点仿真波形

Fig.9 Simulated QB waveform after $T_2 V_{th}$ shift

可见,此电路的 TFT 阈值电压漂移冗余度远大于传统电路。

4 结 论

本文分析了传统集成栅驱动电路在使用 a-IGZO TFT 后造成信赖性降低的原因,确定为驱

动 TFT 阈值电压漂移。我们提出了一种新的集成栅驱动电路,通过驱动 TFT 的栅节点 Q 节点电压的稳定控制,可以克服 a-IGZO TFT 阈值电压漂移带来的电路失效,使集成栅驱动电路获得较大的 TFT 阈值电压漂移冗余度(从原来的不到 ± 3 V 扩大到 ± 9 V),使电路更稳定,增强信赖性,并延长 TFT-LCD 面板的寿命。

参 考 文 献:

- [1] KAMIYA T, NOMURA K, HOSONO H. Present status of amorphous In-Ga-Zn-O thin-film transistors [J]. *Science and Technology of Advanced Materials*, 2010, 11(4): 044305.
- [2] 徐小丽,刘如,郭小军,等.基于不同 TFT 技术的 AMOLED 像素电路仿真分析[J].液晶与显示,2010,25(4): 565-568.
XU X L, LIU R, GUO X J, *et al.* Simulation and analysis of AMOLED pixel circuits with different TFT technologies [J]. *Chinese Journal of Liquid Crystals and Displays*, 2010, 25(4): 565-568. (in Chinese)
- [3] 张磊,刘国超,董承远.非晶铟镓锌氧薄膜晶体管钼/铜源漏电极的研究[J].发光学报,2018,39(6):823-829.
ZHANG L, LU G C, DONG C Y. Mo/Cu Source/drain electrodes for amorphous InGaZnO thin film transistor[J]. *Chinese Journal of Luminescence*, 2018, 39(6): 823-829. (in Chinese)
- [4] MOON S H, LEE Y S, LEE M C, *et al.* Integrated a-Si: H TFT gate driver circuits on large area TFT-LCDs [J]. *SID Symposium Digest of Technical Papers*, 2007, 38(1): 1478-1481.
- [5] 刘翔,薛建设,贾勇,等.金属氧化物 IGZO 薄膜晶体管的最新研究进展[J].现代显示,2010,21(10):28-32.
LIU X, XUE J S, JIA Y, *et al.* The recent research progress of amorphous indium gallium zinc oxide thin film transistors [J]. *Advanced Display*, 2010, 21(10): 28-32. (in Chinese)
- [6] CONLEY J F. Instabilities in amorphous oxide semiconductor thin-film transistors [J]. *IEEE Transactions on Device and Materials Reliability*, 2010, 10(4): 460-475.
- [7] KIKUCHI Y, NOMURA K, YANAGI H, *et al.* Device characteristics improvement of a-In-Ga-Zn-O TFTs by low-temperature annealing [J]. *Thin Solid Films*, 2010, 518(11): 3017-3021.
- [8] DAO V A, TRINH T T, JANG K, *et al.* Trapping time characteristics of carriers in a-InGaZnO thin-film transistors fabricated at low temperatures for next-generation displays [J]. *Journal of Electronic Materials*, 2013, 42(4): 711-715.
- [9] TRINH T T, VAN DUY NGUYEN, RYU K, *et al.* Improvement in the performance of an InGaZnO thin-film transistor by controlling interface trap densities between the insulator and active layer [J]. *Semiconductor Science and Technology*, 2011, 26(8): 085012.
- [10] PARK S, BANG S, LEE S, *et al.* The effect of annealing ambient on the characteristics of an indium-gallium-zinc oxide thin film transistor [J]. *Journal of Nanoscience and Nanotechnology*, 2011, 11(7): 6029-6033.
- [11] ONO S, MIWA K, MAEKAWA Y, *et al.* V_T compensation circuit for AM OLED displays composed of two TFTs and one capacitor [J]. *IEEE Transactions on Electron Devices*, 2007, 54(3): 462-467.
- [12] JANKOVIC N D, BRAJOVIC V. V_{th} compensated AMOLED pixel employing dual-gate TFT driver [J]. *Electronics Letters*, 2011, 47(7): 456-457.
- [13] DONG H K, HAN J U, MATIVENGA M, *et al.* Threshold voltage dependence on channel length in amorphous-indium-gallium-zinc-oxide thin-film transistors [J]. *Applied Physics Letters*, 2013, 102(8): 083508.
- [14] AOI T, OKA N, SATO Y, *et al.* DC sputter deposition of amorphous indium-gallium-zinc-oxide (a-IGZO) films with H_2O introduction [J]. *Thin Solid Films*, 2010, 518(11): 3004-3007.
- [15] SEO D K, SHIN S, CHO H H, *et al.* Drastic improvement of oxide thermoelectric performance using thermal and plasma treatments of the InGaZnO thin films grown by sputtering [J]. *Acta Materialia*, 2011, 59(17):

6743-6750.

- [16] LIAO C W. A new integrated a-Si : H TFT gate driver with Q node quasi-grounded [J]. *SID*, 2010, 55-59.

作者简介:徐宏霞(1983—),女,江苏省泰州人,学士,工程师,2006 年于盐城工学院获得学士学位,主要从事 TFT-LCD 项目管理方面的工作。E-Mail:Sandy116034210055@163.com

董承远(1971—),男,辽宁沈阳人,博士,副教授,2003 年于上海交通大学获得博士学位,硕士生导师,主要从事薄膜电子器件与集成的研究。E-mail:cydong@sjtu.edu.cn